

Japanese Patent Laid-open No. HEI 4-219028 A

Publication date : August 10, 1992

Applicant : Oki Electric Industry Co., Ltd.

Title : Soft-Decision Viterbi Decoding Method

[0018]

[Problem to be Solved by the Invention]

However, none of the conventional techniques takes into consideration the use of the soft-decision Viterbi decoding in a differential PSK modulation system.

[0019] In a  $\pi/4$  shift differential quadrature PSK modulation system ( $\pi/4$  shift DQPSK modulation system), for example, a phase to be transmitted at the  $(2n+1)$ -th turn takes any one of  $(0, \pi/2, \pi, 3\pi/2)$  and a phase to be transmitted at the  $2n$ -th turn takes any one of  $(\pi/4, 3\pi/4, 5\pi/4, 7\pi/4)$  while the detected phase takes any value from 0 to  $2\pi$  depending on its receiving condition. Thus one of the four phases is selected according to the order in which the phases are detected at the demodulator and their values. As the selected phase is a relative phase, a difference between the phases being detected consecutively is determined. The phase difference results in any one of  $(\pi/4, 3\pi/4, 5\pi/4, 7\pi/4)$ . These phase differences correspond to  $(0, 0)$ ,  $(0, 1)$ ,  $(1, 1)$ , and  $(1, 0)$  respectively, and therefore, transmitted bits can be determined by calculating the phase differences.

[0020] In contrast to a hard-decision decoding which can directly use obtained bit strings, the soft-decision Viterbi decoding uses probability (likelihood) of taking a particular bit value rather than the bit value itself in determining an optimum path on the trellis chart. Therefore, the soft-decision Viterbi decoding requires a process of calculating a likelihood of taking a particular bit string when the bit string is obtained from phase detection of a received carrier. For a system of differential type, the bit likelihood depends on the likelihood for each of phases received consecutively and its calculation has been very difficult task to be solved.

[0021] The present invention provides a soft-decision Viterbi decoding method that solves the difficulty in the bit likelihood calculation associated with the conventional technique when the use of the soft-decision Viterbi decoding in a differential PSK modulation system is taken into consideration.

[0022]

[Means for Solving Problems]

In order to solve the above problems, according to the present invention, when a convolutional code is modulated by a DQPSK system that assigns a bit string to the difference of phases from carriers received consecutively over time based on Gray encoding, a detected phase of a carrier that is detected at the receiving end is converted to a bit

likelihood by a soft-decision data calculation process to use the resulting bit likelihood for soft-decision Viterbi decoding.

[0023] Specifically, the soft-decision data calculation process includes: a phase selection process for comparing a detected phase from a carrier detected at the receiving end with a specific phase transmitted by the differential phase shift keying system to select the two specific phases having a small absolute value of the phase shift; a phase likelihood computation process for computing a phase likelihood using a function that monotonically decreases relative to the size of the phase shift, takes the largest value of the likelihood when the absolute value of the phase shift is 0, and takes the smallest value of the likelihood when the absolute value of the phase shift is ( $2\pi$ /the number of specific phases transmitted by the differential phase shift keying system); and a phase difference computation process for calculating four different phases by using a combination of two phases each selected consecutively over time based on the result from the phase likelihood computation process.

[0024] The soft-decision data calculation process further includes: a phase difference likelihood computation process for calculating a phase difference likelihood of each phase difference as a smaller likelihood for the phases used in calculating the phase differences; a phase difference selection process for selecting a first phase difference having the largest phase difference likelihood and selecting a second phase difference having the largest phase difference likelihood from among phase differences other than the first phase difference; a corresponding bit read and bit likelihood computation process for reading a plurality of bits contained in a bit string that corresponds to the first phase difference and for calculating a bit likelihood assuming that the likelihood of each of the bits is equal to the likelihood of the first phase difference; and a bit likelihood correction process for correcting the bit likelihood such that a likelihood of a bit from the bits contained in the bit string corresponding to the first phase difference which is equal to a bit contained in the bit string corresponding to the second phase difference is designated as the largest value. The result of the bit likelihood correction process is then used for metric computation in a Viterbi algorithm.

[0025]

[Effects] According to the present invention, by constituting the soft-decision Viterbi decoding method as described above, during the conversion from a phase of the received carrier to a bit likelihood, two phases in proximity to each other are first selected by the phase selection process from given phases transmitted by a  $\pi/4$  shift DQPSK system according to the order in which the phase signals are input. A phase likelihood is calculated by the phase likelihood computation process according to an absolute value of the phase shift from the given phase. A phase difference is then obtained by the phase

difference computation process from two phases selected consecutively over time. A smaller likelihood for the phases used when obtaining the phase difference is designated as a phase difference likelihood by the phase difference likelihood computation process. Two phase differences are selected by the phase difference selection process from those having a larger phase difference likelihood.

[0026] A likelihood of the bit string corresponding to the selected phase difference is then designated by the corresponding bit read and bit likelihood computation process as a likelihood of the selected phase difference, followed by the bit likelihood correction process where calculation is performed according to the value of a first candidate and a second candidate of the selected phase difference. By using the corrected bit likelihood for metric computation in a Viterbi algorithm, an appropriate regenerative signal is obtained. The problem mentioned above is thus solved.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

訂正有り

(11) 特許出願公開番号

特開平4-219028

(43) 公開日 平成4年(1992)8月10日

(51) Int.Cl.<sup>4</sup>

H 0 3 M 13/12

識別記号

庁内整理番号

7259-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数1 (全 8 頁)

(21) 出願番号 特願平2-403888

(22) 出願日 平成2年(1990)12月19日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 阿部 政美

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

(72) 発明者 椎野 玄博

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

(74) 代理人 弁理士 柿本 恭成

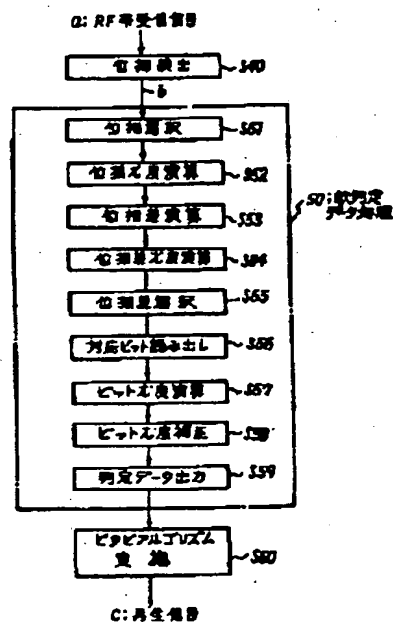
(54) 【発明の名称】 軟判定ビタビ復号方法

(57) 【要約】 (修正有)

【目的】 差動型のPSK変調方式において、たたみこみ符号を送信する場合、受信側で検出される搬送波の位相をビット尤度に変換し、このビット尤度を軟判定ビタビ復号に使用して原信号のビットエラーレートを低くする。

【構成】 受信された搬送波の位相を入力順に応じ、 $\pi/4$ シフトDQPSK方式で送信される所定の位相のうち、近いものを2つ位相選択S51する。所定の位相からの位相ずれの絶対値に応じ、位相尤度を演算S52する。時間的に連続して選択されたそれぞれ2つの位相から位相差をS53で求める。S54では位相差尤度を、その位相差を求めるのに使用した位相の尤度の小さい方とする。位相差尤度の大きい方から2つの位相差をS55で選択する。選択された位相差に対応するビット列の尤度を演算S56、S57をした後、ビット尤度の補正S58を行う。

本発明の実施例の軟判定ビタビ復号方法



1

## 【特許請求の範囲】

【請求項1】 搬送波の時間的に連続して伝送される位相の差に対し、グレイ符号化に基づいて、ビット列を割り当てる差動型位相シフトキーイング方式により、たたみこみ符号を変調する場合、受信側で検出された搬送波の検出位相を、前記差動型位相シフトキーイング方式で送信する固有の位相と比較し、位相ずれの絶対値が小さい該固有の位相を2つ選択する位相選択処理と、前記位相ずれの大きさに対し単調減少し、かつ位相ずれの絶対値が0のときは尤度の最大値をとり、位相ずれの絶対値が $(2\pi/\text{前記差動型位相シフトキーイング方式で送信する固有の位相の数})$ のときは尤度の最小値をとる関数により、位相尤度をそれぞれ演算する位相尤度演算処理と、前記位相尤度演算処理結果に基づき、時間的に連続して選択されたそれぞれ2つの位相の組み合わせにより、4通りの位相を算出する位相差演算処理と、前記各位相差の位相差尤度を、その位相差を計算するのに使用した位相の尤度の小さい方として算出する位相差尤度演算処理と、前記位相差尤度が最大の第1の位相差と、該第1の位相差と異なる位相差の中で位相差尤度が最大の第2の位相差とを選択する位相差選択処理と、前記第1の位相差に対応するビット列の複数のビットを読み出し、その各ビットの尤度を前記第1の位相差の尤度と等しいものとしてビット尤度を算出する対応ビット読み出し・ビット尤度演算処理と、前記第1の位相差に対応するビット列のビットの内、前記第2の位相差に対応するビット列のビットと等しいビットの尤度を最大値とするビット尤度の補正を行うビット尤度補正処理とを実行し、前記ビット尤度補正処理結果を、ビタビアルゴリズムにおけるメトリックの演算に使用することを特徴とする軟判定ビタビ復号方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、差動型位相シフトキーイング (Phase Shift Keying; PSK) 変調方式を採用するセルラ移動通信等の無線通信における、たたみこみ符号の軟判定ビタビ復号方法に関するものである。

## 【0002】

【従来の技術】 従来、このような分野の技術としては、次のような文献に記載されるものがあった。

【0003】 文献1: アイ イー イー イー トランスアクションズ オン コミュニケーションズ テクノロジー (IEEE Transactions on Communications Technology)、COM-19 [5] (1971-10) (米) A. J. VITERBI “カンバルーショナル コード スパンド ゼア パフォーマンス イン コミュニケーション システムズ (Convolutional Codes and Their Performance

2

In Communication Systems)” P. 751-772

文献2: B. SKLAR “ディジタル コミュニケーションズ (DIGITAL COMMUNICATIONS)” (1988) PRENTICE HALL (米) sec. 6. 3. 4, P. 333-337

一般に、移動通信、衛星通信等の無線通信においては、無線回線におけるマルチパスフェージング等の影響による受信信号の品質劣化を改善するため、種々のダイバーシチ受信、等化、符号誤り制御等の対策が施される。符号誤り制御の一種であるたたみこみ符号化は、符号化レート、拘束長、生成多項式により一意に決まるたたみ込み符号生成規則に基づいて行われる。この生成規則を図形化したものがトレリス図形と呼ばれる一種の状態遷移図である。たたみこみ符号は、その復号の際、受信信号とトレリス図形上の可能な経路 (パス) を照らし合わせ、最もそれらしいパス (最適パス) を選択することで、受信信号のビット誤りを訂正することが可能である。ビタビ復号は、たたみこみ符号の復号法として最も一般的な方法であり、信号値そのものによりトレリス図形の選択可能な信号系列と比較する硬判定と、信号値がその値をとる確からしさ (尤度) により比較する軟判定とがある。

【0004】 デジタル変調方式の一つであるPSK変調方式は、搬送波の位相にビット値を割り当てる。例えば、4相PSK (QPSK) の場合、1位相に対し、2ビットが割り当てられ、位相 $\pi/4$ の時 (0, 0)、 $3\pi/4$ の時 (0, 1)、 $5\pi/4$ の時 (1, 1)、 $7\pi/4$ の時 (1, 0) が得られる。しかし、受信信号の絶対位相の確定は、一般に困難であるから、時間的に連続して送信される位相の差をとり、この差に割り当てられたビット値により送信信号を再生する、差動のPSK方式がより現実的である。

【0005】 従来、提案されている軟判定ビタビ復号方法については、前記文献1に記載されており、その方法を図2及び図3を参照しつつ説明する。

【0006】 図2は、たたみこみ符号化説明図である。

【0007】 たたみこみ符号化を行う場合、入力 $m$ ビットに対し、出力 $n$ ビットが生成されるとき、符号化レートは $m/n$ となる。最新の入力ビットを含めて過去の $k$ ビットから出力を生成する時、拘束長 $k$ という。この場合、長さ $k$ の生成多項式が $n$ 個必要となる。図2は符号化レート $1/2$ 、拘束長3、生成多項式111、101の場合を示す。

【0008】 図2では、最新入力ビットを含む3ビットがバッファ10に蓄えられ、たたみこみにより、2ビットの出力が得られる。生成多項式は111と101であるから、出力の一方はバッファ10の全ビットの論理和となり、もう一方はバッファ10の1番目と3番目のビットの論理和となる。

3

【0009】図3は、図2のたたみこみ符号化の生成規則を状態遷移図化したトレリス図形である。

【0010】この図3の縦方向は最新ビットを含まないバッファ10内の状態を示し、 $2^{k-1}$ の状態が生じる。例では4となる。各状態において、0が入力された場合は、実線に沿って次の状態に移り、線上の2ビットが出力される。また、1が入力された場合は、破線に沿って次の状態に移り、線上の2ビットが出力される。

【0011】図3を参照しつつ、たたみこみ符号化された符号を復号する方法として、最も一般的なビタビアルゴリズムについて説明する。

【0012】復号側では、トレリス図上の実線あるいは破線上のビット列に相当する信号を受信し、トレリス図上での経路を予測することで、原信号を再生する。ただし、後述するように、バスメモリ長分の遅延（ディレイ）が生じる。トレリス図にあるように、各状態に入力される経路（ブランチ）は、それぞれ2本ずつあり、各ブランチには符号化と同じ規則に基づいた2ビットのブランチシンボルが割り当てられている。

【0013】まず、2ビットが入力されると、各状態への入力ブランチについて、それぞれ入力ビットとのブランチメトリック（metric、規準）を計算し、該ブランチメトリックのまさる方を選択する。選択されたブランチがつながる前の状態におけるブランチメトリックの累積（バスメトリック）と、選択されたブランチのメトリックの和を取り、各状態における新たなバスメトリックとする。こうして、各状態につながるブランチが求まる毎に、各状態に至る経路（パス）情報をメモリ（バスメモリ）に蓄えておく。ここで、ブランチを選択していく結果の累積がパスになる。あるいは、パスの最小単位がブランチである。

【0014】2ビット入力毎に前記処理を繰り返すと、前記文献2に記載されたパス絞り込みの過程に従い、やがて過去のパスは一つに絞られていくので、求められたパスから、たたみこみ符号化前の信号が求められる。実際の装置のバスメモリ長は有限となるので、バスメモリ長を越えてもパスが収束しない場合は、その時点でバスメトリック最良の経路を選択することになる。

【0015】次に、硬判定と軟判定の違いについて説明する。

【0016】入力ビット値そのものを使用して、トレリス図上の可能なパスとのメトリックを計算する方法が硬判定と呼ばれる。一方、入力ビット値がその値をとる確からしさ（尤度）を使用する方法が軟判定と呼ばれる。軟判定の方が、硬判定より、メトリック計算の精度が高くなり、ビットエラー訂正能力は高くなる。

【0017】例えば、無線に限らず、ディジタル信号伝送において、硬判定の場合は、ある受信レベルを閾値とし、受信信号のレベルが閾値より大きい場合は、入力ビットを1とし、小さい場合は0とすることで信号値を決

4

定する。これに対し、軟判定の場合は、まず、7値の閾値を設定し、受信信号のレベルに応じ、8通りの領域に分割し、それぞれに0～7の値 $N_s$ を与える。即ち、1であることが確実な領域、0であることが確実な領域、0でも1でもどちらでもとれる領域、どちらかといえば1に近い領域等に分ける。ここで、図3のトレリス図上のブランチシンボル0、1を-1、1とし、0～7の値 $N_s$ を $(2 \times N_s - 7)$ に変換することで、入力ビットとブランチシンボルの積和（相関）が大きいブランチを選択していくビタビアルゴリズムが可能となる。

【0018】

【発明が解決しようとする課題】しかしながら、従来の技術では、軟判定ビタビ復号法で差動型PSK変調方式における使用を考慮したものはなかった。

【0019】例えば、 $\pi/4$ シフト差動型4相PSK変調方式（ $\pi/4$ シフトDQPSK変調方式）では、 $(2n+1)$ 番目に送信される位相は $(0, \pi/2, \pi, 3\pi/2)$ のいずれかをとり、 $2n$ 番目に送信される位相は $(\pi/4, 3\pi/4, 5\pi/4, 7\pi/4)$ のいずれかをとり、検出された位相は受信状態に応じ、 $0 \sim 2\pi$ の任意の値をとる。そこで、復調部で検出された位相の順番とその値に応じて、4位相の内の一つを選択する。選択された位相は、相対的な位相なので、連続して検出された位相の差を求める。位相差は $(\pi/4, 3\pi/4, 5\pi/4, 7\pi/4)$ のいずれかとなる。位相差にはそれぞれ $(0, 0), (0, 1), (1, 1), (1, 0)$ が対応しており、位相差を算出することで、送られたビットを求めることができる。

【0020】硬判定ビタビ復号の場合は、得られたビット列をそのまま使用すれば良いが、軟判定ビタビ復号の場合、ビット値そのものではなく、そのビット値をとる確からしさ（尤度）を、トレリス図上の最適パス決定に使用することを特徴とするので、受信された搬送波の位相検出からビット列を求める過程で、そのビット列をとる尤度を算出する処理が必要となる。差動型の場合は、ビット尤度は、連続して受信された位相のそれぞれの尤度により、影響を受けるため、これをいかに算出するかが重要な課題であり、これらを解決することが困難であった。

【0021】本発明は前記従来技術が持っていた課題として、軟判定ビタビ復号法で差動型PSK変調方式における使用を考慮する場合、ビット尤度の算出が困難であるという点について解決した軟判定ビタビ復号方法を提供するものである。

【0022】

【課題を解決するための手段】本発明は前記課題を解決するために、搬送波の時間的に連続して受信される位相の差に対し、グレイ（Gray）符号化に基づいて、ビット列を割り当てるDQPSK方式により、たたみこみ符号を変調する場合、受信側で検出された搬送波の検出

5

位相を軟判定データ算出処理によってビット尤度に変換し、このビット尤度を軟判定ビタビ復号に使用することを特徴としている。

【0023】即ち、軟判定データ算出処理では、受信側で検出された搬送波の検出位相を、前記差動型位相シフトキーイング方式で送信する固有の位相と比較し、位相ずれの絶対値が小さい該固有の位相を2つ選択する位相選択処理と、前記位相ずれの大きさに対し単調減少し、かつ位相ずれの絶対値が0のときは尤度の最大値をとり、位相ずれの絶対値が $(2\pi/\text{前記差動型位相シフトキーイング方式で送信する固有の位相の数})$ のときは尤度の最小値をとる関数により、位相尤度をそれぞれ演算する位相尤度演算処理と、前記位相尤度演算処理結果に基づき、時間的に連続して選択されたそれぞれ2つの位相の組み合わせにより、4通りの位相を算出する位相差演算処理とを、実行する。

【0024】さらに、前記各位相差の位相差尤度を、その位相差を計算するのに使用した位相の尤度の小さい方として算出する位相差尤度演算処理と、前記位相差尤度が最大の第1の位相差と、該第1の位相差と異なる位相差の中で位相差尤度が最大の第2の位相差とを選択する位相差選択処理と、前記第1の位相差に対応するビット列の複数のビットを読み出し、その各ビットの尤度を前記第1の位相差の尤度と等しいものとしてビット尤度を算出する対応ビット読み出し・ビット尤度演算処理と、前記第1の位相差に対応するビット列のビットの内、前記第2の位相差に対応するビット列のビットと等しいビットの尤度を最大値とするビット尤度の補正を行うビット尤度補正処理とを、実行する。そして、前記ビット尤度補正処理結果を、ビタビアルゴリズムにおけるメトリックの演算に使用するようにしている。

【0025】

【作用】本発明によれば、以上のように軟判定ビタビ復号方法を構成したので、受信された搬送波の位相をビット尤度に変換する際、まず、位相選択処理により、その位相信号の入力順に応じ、 $\pi/4$ シフトDQPSK方式で送信される所定の位相のうち、近いものを2つ選択する。位相尤度演算処理により、所定の位相からの位相ずれの絶対値に応じ、位相尤度を計算する。次に、位相差演算処理により、時間的に連続して選択されたそれぞれ2つの位相から、位相差を求める。位相差尤度は、位相差尤度演算処理により、その位相差を求めるのに使用した位相の尤度の小さい方とする。位相差選択処理により、位相差尤度の大きい方から2つの位相差を選択する。

【0026】そして、対応ビット読み出し・ビット尤度演算処理により、選択された位相差に対応するビット列の尤度を選択された位相差の尤度とした後、ビット尤度補正処理により、選択された位相差の第1候補と第2候補の値に応じて計算する。この補正したビット尤度を、

6

ビタビアルゴリズムにおけるメトリックの演算に使用すれば、的確な再生信号が得られる。従って、前記課題を解決できるのである。

【0027】

【実施例】図1は本発明の実施例を示す軟判定ビタビ復号方法の処理ステップのフローチャート、及び図4はその軟判定ビタビ復号方法を実行するための軟判定ビタビ復号装置の構成ブロック図である。

【0028】まず、図4の軟判定ビタビ復号装置について説明する。

【0029】図4は、無線信号送受信装置の受信部を示している。この受信部は、無線回線におけるマルチパスフェージング等の影響を受けた無線周波数帯信号(RF帯信号)aを復調し、ベースバンド信号のビットエラーを修正して再生信号Cを得るもので、RF帯受信信号aの位相を検出する復調部20と、軟判定ビタビ復号装置30とを、備えている。

【0030】なお、無線信号送受信装置に設けられる送信部の図は省略するが、該送信部では、原信号をたたみこみ符号化、及びインタリーブ(interleave、交錯)変換し、 $\pi/4$ シフトDQPSK方式で変調する。一例として、たたみこみ符号化の符号化レート1/2、拘束長3、生成多項式111、101とする。インタリーブ変換とは、メモリに入力した信号ビットを、並べ変えて出力する変換で、連続して発生するビットエラーをランダムエラーに置き換える効果がある。復調部20の出力側に設けられた軟判定ビタビ復号装置30は、該復調部20で検出された位相bから軟判定データを算出するメモリ内蔵の軟判定データ算出部31を有し、その出力側にはデインタリーブ用メモリ32が接続されている。デインタリーブ用メモリ32は、軟判定データ算出部31で算出された軟判定データを記憶する機能を有している。

【0031】デインタリーブ用メモリ32と、最適パスを求める過程で候補となるパスを記憶しておくパスメモリ33とは、ビタビアルゴリズム実施部34が接続されている。デインタリーブ用メモリ32に記憶されたデータは送信時に並べ変えられたビット順序をもとに戻しながら、ビタビアルゴリズム実施部34に読み出されるので、該ビタビアルゴリズム実施部34では、読み出された軟判定データを使用してトレリス図上の最適パスを求め、再生信号Cを出力する機能を有している。この軟判定ビタビ復号装置30は、大規模集積回路(LSI)等を用いた個別回路、あるいはプロセッサを用いたプログラム制御等で構成される。

【0032】次に、本実施例の軟判定ビタビ復号方法を、図1を参照しつつ説明する。

【0033】RF帯受信信号aが入力されると、図4の復調部20では、ステップS40において、該RF帯受信信号aの位相bを検出し、その検出した位相bを軟判

7

定ビタビ復号装置30内の軟判定データ算出部31へ送る。

【0034】軟判定データ算出部31では、ステップS51～S59に従い、軟判定データ算出処理S50を行う。

【0035】即ち、位相bが入力されると、ステップS51で位相選択が行われる。復調部20において検出される位相bは0～2πの任意の値をとるので、その位相信号が奇数番目に入力された場合は、(0、π/2、π、3π/2)の4位相の内の1つを選択し、偶数番目に入力された場合は、(π/4、3π/4、5π/4、7π/4)の4位相の内の1つを選択する。t番目に入力された位相の選択値irad(1, t)は、数1に示すように、検出された位相z iradと候補となる位相kπ/4の差の絶対値θ(k)が最小となる位相とする。

【0036】

【数1】

【0037】 $irad(1, t) = k\pi/4 \mid \theta(k)$ が最小になるk

但し、

$$\theta(k) = |z irad - k\pi/4|$$

$$k=0, 2, 4, 6 \quad t=2n+1$$

$$k=1, 3, 5, 7 \quad t=2n$$

この数1を満足するkに対し、θ(k)は、 $0 \leq \theta(k) \leq (\pi/4)$ シフトDQPSK方式で送信する固有の位相の数)を満たす。π/4シフトDQPSK方式で送信する固有の位相の数は4である。

【0038】また、数2に示すように、選択値の第2候補として、検出された位相z iradと候補となる位相kπ/4の差の絶対値が2番目に小さい位相をirad(2, t)とする。

【0039】

【数2】

【0040】 $irad(2, t) = k_a \pi/4 \mid \theta(k_a)$ が2番目に小さくなるK<sub>a</sub>。

但し、

$$\theta(k_a) = |z irad - k_a \pi/4|$$

$$k_a = 0, 2, 4, 6 \quad t = 2n+1$$

$$idif(a) = irad(1, t) - irad(1, t-1)$$

$$idif(b) = irad(1, t) - irad(2, t-1)$$

$$idif(c) = irad(2, t) - irad(1, t-1)$$

$$idif(d) = irad(2, t) - irad(2, t-1)$$

但し、数5を計算すると、4通りの位相の内の2つは必ず一致するので、実際の位相差は3通りしかない。これは、ある時点で選択される位相の第1候補と第2候補の位相差の絶対値が、常にπ/2だからである。

【0048】ステップS53で求めた位相差の尤度をステップS54で算出する。位相差尤度は次の数6のよう

$$pdif(a) = \min(pdif(1, t), prad(1, t-1))$$

$$pdif(b) = \min(pdif(1, t), prad(2, t-1))$$

8

$$* k_a = 1, 3, 5, 7 \quad t = 2n$$

この数2を満足するk<sub>a</sub>に対し、θ(k<sub>a</sub>)は(π/差動型PSK方式で送信する固有の位相の数) ≤ θ(k<sub>a</sub>) ≤ (2π/差動型PSK方式で送信する固有の位相の数)を満たす。

【0041】これらの検出位相z irad、選択される位相irad(1, t)、irad(2, t)、位相ずれの絶対値θ(k)、θ(k<sub>a</sub>)の関係を図5に示す。

図5はt=2n+1の場合で、検出位相z iradの値から、irad(1, t)=0、irad(2, t)=π/2となる。なお、検出位相が同じ値で、t=2nの場合は、irad(1, t)=π/4、irad(2, t)=7π/4となる。次に、図1のステップS52では、ステップS51で選択した位相をとる確からしさ(尤度)を算出する。尤度は選択された位相kπ/4と検出位相z iradの位相ずれθ(k)の関数とし、次の数3、数4のように表す。第1候補irad(1, t)をとる尤度をprad(1, t)とし、第2候補irad(2, t)をとる尤度をprad(2, t)とする。ビット尤度は0～1で考えた。

【0042】

【数3】

【0043】

$$prad(1, t) = (\cos 2\theta(k) + 1) / 2$$

【0044】

【数4】

【0045】

$$prad(2, t) = 1 - prad(1, t)$$

ステップS53では、S51で選択された位相と、1つ前に選択された位相の位相差を算出する。1つ前に選択された位相とその尤度は、軟判定データ算出部31内のメモリに、第2候補まで保存されている。選択された位相がそれぞれ第2候補まであるので、位相差の取り方は4通りある。そこで、次の数5により、4通りの位相差を計算する。

【0046】

【数5】

【0047】

に、連続する時点の位相尤度の内、低い方の尤度とする。

【0049】

【数6】

【0050】



9

10

$$pdif(c) = \min(pdif(2, t), prad(1, t-1))$$

$$pdif(d) = \min(pdif(2, t), prad(2, t-1))$$

idif(a) ~ idif(d)のうち2つは一致するので、位相差idif()が一致する場合は、位相差尤度pdiff()の大きい方をその位相差の尤度とする。ステップS55では、3つに絞られた位相差idif()の内、位相差尤度pdif()の大きい方から、2つを選択し、これをidif(1)、idif(2)とし、この時の位相差尤度をpdif(1)、pdif(2)とする。

【0051】ステップS56では、こうして得られた位相差に対応するビット列を、軟判定データ算出部31内のメモリから読み出す。位相差 $\pi/4$ の時(0, 0)、 $3\pi/4$ の時(0, 1)、 $5\pi/4$ の時(1, 1)、 $7\pi/4$ の時(1, 0)が対応する。idif(1)に対応するビットを順にib1(1)、ib2(1)とし、idif(2)に対応するビットを順に、ib1(2)、ib2(2)とする。ib1(1)、ib1(2)、ib2(1)、ib2(2)は、0あるいは1をとる。

【0052】

idif(1) --&gt; (ib1(1), ib2(1))

idif(2) --&gt; (ib1(2), ib2(2)) \*

ib1(1) = ib1(2)、  
又は

ib1(1) ≠ ib1(2)、

これは、位相差に対するビット列の割り当てがグレイ符号化により決定されているので、ある位相差に割り当てられるビット列と $\pi/2$ ずれた位相のビット列とは、どちらか一方のビットが必ず一致するということである。

【0059】数9の性質を利用し、図1のステップS58では、次の数10により、ステップS57で算出したビット尤度の補正を行う。

【0060】

【数10】

【0061】

ib1(1) = ib1(2) のとき

$$pb1(1) = 1 (ib1(1) = 1)$$

$$= -1 (ib1(1) = 0)$$

ib2(1) = ib2(2) のとき

$$pb2(1) = 1 (ib2(1) = 1)$$

$$= -1 (ib2(1) = 0)$$

以上の処理により得られたpb1(1)、pb2(1)をビット尤度とし、ビット値が0、あるいは1である可能性を示す。pb1(1)は-1から1の間の任意の値を取り、pb1(1)が1に近いとき、1である可能性が高く、pb1(1)が-1に近いとき、0である可能性が高い。pb2(1)も同様である。軟判定データ算出処理が終了と、ステップS59で、軟判定データを図4のビタビアルゴリズム実施部34へ出力する。

\*ステップS57で、ビット尤度を算出する。ビット尤度pb1(1)は次の数7、数8により算出する。ib1(1) = 0の場合は数7により、ib1(1) = 1の場合は数8により算出する。pb2(1)も同様である。ビット尤度は-1~1で考えた。

【0053】

【数7】

$$pb1(1) = 1 - 2pdif(1)$$

ib1(1) = 0

【0055】

【数8】

$$pb1(1) = 2pdif(1) - 1$$

ib1(1) = 1

ここで、idif(1)に対応するビット列(ib1(1)、ib2(1))と、idif(2)に対応するビット列(ib1(2)、ib2(2))は、idif(1)とidif(2)の位相差の絶対値が常に $\pi/2$ なので、次の数9が成立する。

【0057】

【数9】

【0058】

$$ib2(1) \neq ib2(2)$$

$$ib2(1) = ib2(2)$$

【0062】ビタビアルゴリズム実施部34では、ステップS60において、バスメモリ33の内容を参照し、入力された軟判定データを使用してトレリス図上の最適パスを求め、再生信号cを出力する。

【0063】本実施例の軟判定ビタビ復号方法によるビットエラー特性のシミュレーション結果を図6に示す。横軸は1ビットあたりの平均信号エルネギーEbと雑音電力密度Noの比Eb/No、縦軸はビットエラーレートである。図中の曲線は、△がたたみこみ符号化をしなかった場合、□が従来のたたみこみ符号を硬判定ビタビ復号した場合、○が本実施例の軟判定ビタビ復号した場合である。

【0064】図6のシミュレーション条件について説明する。1スロットあたり17ビットの原信号をクラス1(89ビット)とクラス2(82ビット)に分け、クラス1の信号のみ、たたみこみ符号化する。たたみこみ符号化の符号化レート1/2、拘束長6、生成多項式110101、101111とする。たたみこみ符号化後、クラス1の信号(178ビット)とクラス2の信号(82ビット)を13×10の配列により、インタリーブ変換し、 $\pi/4$ シフトDQPSK方式で変調後、位相情報に誤りをランダムにあたえる。受信側では、位相情報をビット情報(軟判定の場合はビット尤度)に変換後、デインタリーブ変換し、クラス1のみビタビ復号する。前

11

記処理を200スロット分、実行し、クラス1とクラス2のそれぞれについて、ビットエラーレートを計算する。

【0065】この図6から明らかなように、本実施例では、同じEb/Noで送信する場合、従来の硬判定ビット復号と比較し、ビットエラーレートが小さくなる。逆に言えば、同じビットエラーレートにしたいとき、送信電力が少なくて済む。

【0066】なお、本発明は図示の実施例に限定されず、種々の変形が可能である。その変形例としては、例えば次のようなものがある。

【0067】(1) 図1のステップ52において、位相尤度の計算式は、数3、数4に限らず、 $\theta(k)$ の大きさに対し単調減少し、かつ、 $\theta(k)$ が0の場合は尤度の最大値をとり、 $\theta(k)$ が $(2\pi/\text{差動型PSK方式で送信する固有の位相の数})$ の場合は尤度の最小値をとる関数であれば良い。上記実施例では、尤度を0~1で考えたが、場合により、0~100、あるいは-1~1としても良い。

【0068】(2) 図1のステップS59において、ステップS58で求めたビット尤度をそのまま軟判定データとしても良いが、ステップS58のビット尤度は実数なので、適当な量子化を行って、この値を軟判定データとしても良い。また、このビット尤度は、ビタビアルゴリズムのメトリック演算法として、積和演算を行う場合は、そのまま使用でき、差分演算等の別の方法でメトリックを計算する場合も、多少の変更で転用することが可能である。

【0069】(3) 図1の軟判定データ算出処理S50は、ブロック(Block)符号の軟判定復号方法にも使用できる。ブロック符号の軟判定復号の場合も、軟判定ビット復号の場合と同じ理由で、ビット尤度による計算の方がビットエラー訂正能力が向上する。また、ブロック符号の復号とビタビ復号の併用も可能である。

【0070】(4) 図1のビタビ復号は、種々のダイバースチ受信との併用も可能である。判定帰還型の等化との組み合わせも可能である。ブロック符号、インタリー

12

ブの他、ARQ(AUTOMATIC REPEAT REQUEST)型の符号誤り制御(誤り検出時、情報を再送する方式)との併用も可能である。

【0071】

【発明の効果】以上詳細に説明したように、本発明によれば、差動型PSK変調方式において、たたみこみ符号を送信する場合、受信された搬送波の位相検出からビット列を求める過程で、そのビット列をとる尤度を算出し、軟判定ビット復号するようにしたので、従来の硬判定ビット復号と比較し、原信号のビットエラーレートを低くでき、高精度な復号が行える。

【図面の簡単な説明】

【図1】本発明の実施例を示す軟判定ビット復号方法のフローチャートである。

【図2】たたみこみ符号化の説明図である。

【図3】トレリス図形を示す図である。

【図4】本発明の実施例を示す軟判定ビット復号装置の構成ブロック図である。

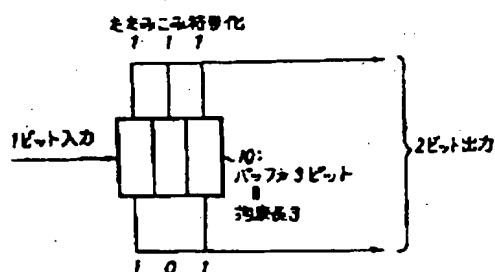
【図5】検出位相と選択される位相の関係図である。

【図6】図1のビットエラー特性図である。

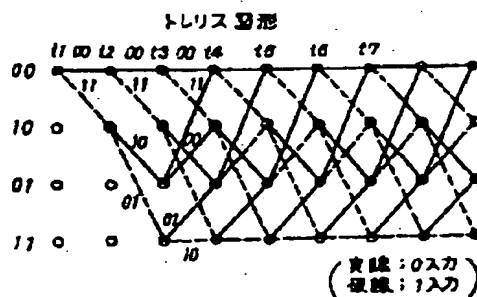
【符号の説明】

- 30 軟判定ビット復号装置
- 31 軟判定データ算出部
- 32 デインタリーブ用メモリ
- 33 バスメモリ
- 34 ビタビアルゴリズム実施部
- S50 軟判定データ算出処理
- S51 位相選択
- S52 位相尤度演算
- S53 位相差演算
- S54 位相差尤度演算
- S55 位相差選択
- S56 対応ビット読み出し
- S57 ビット尤度演算
- S58 ビット尤度補正
- S59 判定データ出力
- S60 ビタビアルゴリズム実施

【図2】

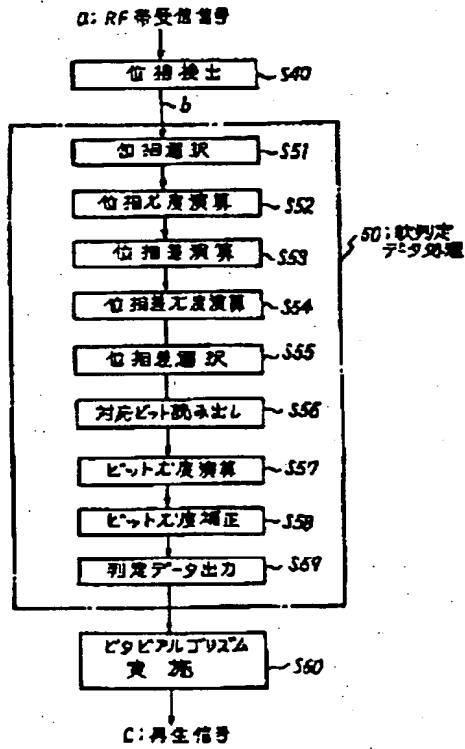


【図3】



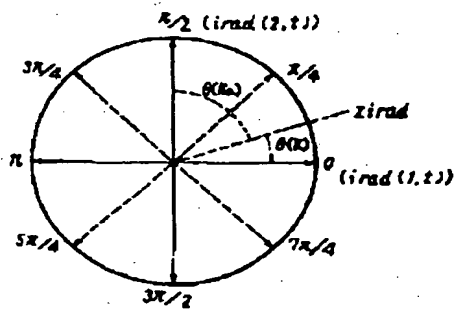
【図1】

本発明の実施例の軟判定ビット復号方法



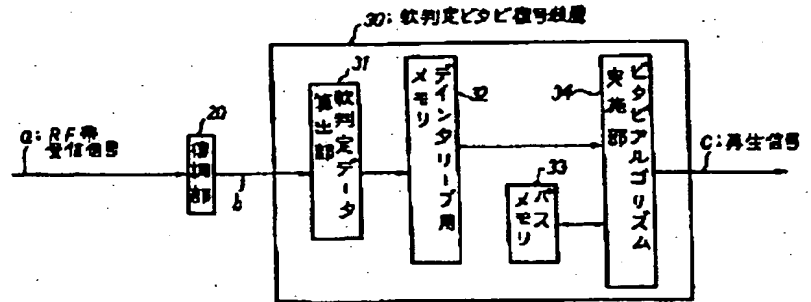
【図5】

検出位相と選択される位相の簡略



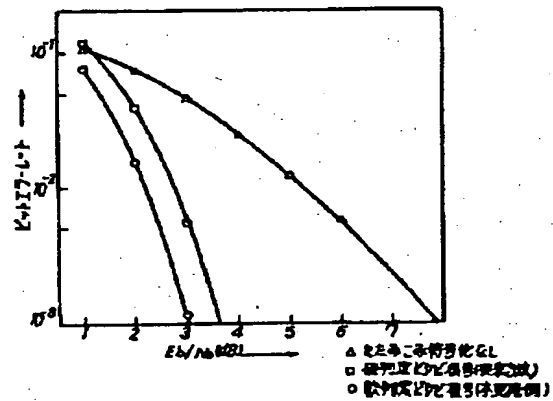
【図4】

本発明の実施例の軟判定ビット復号装置



【図6】

図1のビットエラー特性



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成8年(1996)5月31日

【公開番号】特開平4-219028

【公開日】平成4年(1992)8月10日

【年通号数】公開特許公報4-2191

【出願番号】特願平2-403888

【国際特許分類第6版】

H03M 13/12

8730-5J

【手続補正書】

【提出日】平成7年2月27日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正内容】

【0041】これらの検出位相 $z_{irad}$ 、選択される位相 $irad(1, t)$ 、 $irad(2, t)$ 、位相ずれの絶対値 $\theta(k)$ 、 $\theta(k_a)$ の関係を図5に示す。図5は $t=2n+1$ の場合で、検出位相 $z_{irad}$ の値から、 $irad(1, t)=0$ 、 $irad(2, t)=\pi/2$ となる。なお、検出位相が同じ値で、 $t=2n$ の場合は、 $irad(1, t)=\pi/4$ 、 $irad(2, t)=7\pi/4$ となる。次に、図1のステップS52で

$$pdif(a) = \min(\underline{prad(1, t)}, prad(1, t-1))$$
$$pdif(b) = \min(\underline{prad(1, t)}, prad(2, t-1))$$
$$pdif(c) = \min(\underline{prad(2, t)}, prad(1, t-1))$$
$$pdif(d) = \min(\underline{prad(2, t)}, prad(2, t-1))$$

$idif(a) \sim idif(d)$ のうち2つは一致するので、位相差 $idif()$ が一致する場合は、位相差尤度 $pdiff()$ の大きい方をその位相差の尤度とする。ステップS55では、3つに絞られた位相差 $id$

は、ステップS51で選択した位相をとる確からしさ(尤度)を算出する。尤度は選択された位相 $k\pi/4$ と検出位相 $z_{irad}$ の位相ずれ $\theta(k)$ の関数とし、次の数3、数4のように表す。第1候補 $irad(1, t)$ をとる尤度を $prad(1, t)$ とし、第2候補 $irad(2, t)$ をとる尤度を $prad(2, t)$ とする。尤度は0~1で考えた。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正内容】

【0050】

$if()$ の内、位相差尤度 $pdif()$ の大きい方から、2つを選択し、これを $idif(1)$ 、 $idif(2)$ とし、この時の位相差尤度を $pdif(1)$ 、 $pdif(2)$ とする。